

est utilisé pour l'enseignement dispensé au département d'informatique de l'université d'Oran ES-SENIA selon le programme défini par le également adopté par d'autres écoles et universités. En effet les étudiants (l'électronique, électrotechnique.. etc.) trouveront réponses à leurs à ce domaine.

se compose de 7 chapitres:

1 et 2 présentent les fondements de l'algèbre de Boole et les différentes applications. Les chapitres 3 et 4 décrivent les circuits logiques combinatoires mémoires et les bus seront décrits dans les chapitres 5 et 6.

Chapitre 7 s'est la synthèse de tout ce qui a été dit dans les autres chapitres: unité centrale.

ons que les étudiants puissent trouver dans ce polycopie les réponses à leurs domaine des composants de base de l'ordinateur).

à remercier les personnes qui ont aidé à l'élaboration de cet ouvrage.

utions des exercices non corrigés, un autre polycopié est en cours e lecteur trouvera ces mêmes exercices et d'autres avec leurs solutions. ons les lecteurs de nous faire part de leurs questions et suggestions ainsi es solutions à ces même exercices via les emails suivants: com et ibenazza@yahoo.fr

MOKHTARI Karima & CAID Imane

SOMMAIRE

Avant propos

Chapitre 1: ALGEBRE DE BOOLE & CIRCUITS LOGIQUES

I LES SYSTEMES NUMERIQUES

I.1 Introduction

I.1.1 La représentation analogique

I.1.2 La représentation numérique

I.2 Systèmes numériques et systèmes analogiques

I.3 Les circuits numériques

I.4 Les circuits logiques

I.4.1 définitions d'un circuit

II L'ALGEBRE DE BOOLE

II.1 Définition

II.2 Postulats d'une algèbre

II.2.1 Loi de fermeture

II.2.2 Loi de commutativité

II.2.3 Loi de l'associativité

II.2.4 Loi de distributivité

II.2.5 Loi de l'élément neutre

II.2.6 l'élément symétrique

II.3 l'Algèbre de Boole Binaire

II.3.1 La fonction NOT (NON)

II.3.2 la fonction OU "INCLUSIF": OR, +

II.3.3 La fonction ET : (AND), x

II.4 Autres Fonctions Logiques

II.4.1 La fonction NAND (NON ET)

II.4.2 la fonction NOR (NON OU)

II.4.3 la fonction XOR (OU EXCLUSIF)

II.5 propriétés de l'algèbre de Boole

II.5.1 la dualité

II.5.2 Précédence des opérateurs

II.5.3 Diagrammes de Venn

II.6 THEOREMES DE L'ALGEBRE DE BOOLE

II.6.1. Théorèmes dérivants des postulats

II.6.2 autres théorèmes

II.6.3 Le théorème de Shannon

II.7 Equivalences dans la représentation des portes logiques

II.8 Interprétation des schémas équivalents

II.9 Choix du schéma logique

II.10 Présentation des fonctions logiques en boîtiers

II.11 Classification des boîtiers en familles

II.12 Les fonctions logiques

II.12.1 Les formes canoniques

II.12.2 Fonction incomplètement définie

Chapitre 2: SIMPLIFICATION DES FONCTIONS LOGIQUES	
La méthode algébrique	
La méthode de Karnaugh	
I Principe	35
II Table de Karnaugh	35
I Définition	36
II Exemples de diagramme de Karnaugh (DK)	36
III Représentation d'une fonction à l'aide du tableau de Karnaugh	36
I Remplissage du tableau à partir de la table de vérité	37
II Fonction donnée sous formes décimale	38
III Fonction donnée sous forme algébrique	38
IV Cases adjacentes	39
I Les doublets	39
II Les quartets	40
III Les octets	41
V Simplification	42
I Règles de Simplifications	42
II Algorithme	43
VI Tableaux à 5 et à 6 variables	45
I Tableau à 5 variables	45
VII Fonctions incomplètement définies	47
VIII Simplification en produits de sommes	47
II. La méthode de Quine/McCluskey	48
Chapitre 3: LES CIRCUITS LOGIQUES COMBINATOIRES	55
Les circuits combinatoires	55
I définition	55
II Etat d'un système	55
III Réalisation d'un circuit	56
IV Synthèse d'un circuit combinatoire	56
I Les circuits combinatoires les plus répandus	56
I Le multiplexeur	56
I.1 composants	56
I.2 Représentation	56
I.3 Principe de fonctionnement	57
I.4 Exemples de Multiplexeurs	61
I.5 Applications des Mx	64
II Le Démultiplexeur (DMX)	65
I.1 composants	65
I.2 représentation	65
I.3 Principe de fonctionnement	65
I.4 Exemples de démultiplexeurs	68
I.5 Applications du démultiplexeur	68
III Le Décodeur (DEC)	68
I.1 composants	69
I.2 Représentation	69
I.3 Principe de fonctionnement	69

II.3.4 Exemples de décodeurs	35
II.3.5 Applications du décodeur	35
II.3.6 le codeur	36
II.3.7 le transcodeur ou convertisseur de code	36
II.3.8 le comparateur	36
II.3.9 les circuits arithmétiques	36
II.4 La logique trois- états	37
Chapitre 4: LES CIRCUITS SEQUENTIELS	38
I Définition	38
II Principe de Fonctionnement	39
III Le circuit de base de la bascule	39
III.1 Elément de mémoire à l'aide de porte NON-ET	39
III.1.1 Représentation	39
III.1.2 Principe de fonctionnement	40
III.1.3 Tables représentatives	41
III.1.4 Equation caractéristique	42
III.1.5 Logigramme de RS (NAND)	42
III.2 BASCULE RS avec portes NOR	43
III.2.1 Table de vérité	45
III.2.2 Logigramme R-S (NOR)	45
III.3 Système d'horloge et bascule synchrone	47
III.3.1 Les systèmes synchrones et les systèmes asynchrones	47
III.3.2. l'horloge	48
III.3.3 Les bascules synchrones	55
III.3.4 bascule R-S avec portes NON-ET synchrone sur front positif	55
III.3.5 La bascule D	55
III.3.6 La bascule J-K	55
III.3.7 La bascule T (Toggle)	56
III.4 Les entrées asynchrones	56
III.5 Réalisation d'une bascule à partir d'une autre	56
III.6 Utilisations des bascules	56
III.6.1 Les registres	56
III.7 LES COMPTEURS	56
III.7.1 Définition	57
III.7.2 Graphe de transition des états	61
III.7.3 Structures	64
III.7.4 Les compteurs binaires	65
Chapitre 5: LES MEMOIRES	65
I. Introduction	65
II. Définition	65
III. typographie de mémoire	65
III.1 Les Mémoires à Lecture seule	68
III.2 Les mémoires à lecture-Ecriture	68
III.2.1 R.A.M	68
III.2.2 Les types de mémoires DRAM	69
III.3 Caractéristiques principales	69

III.3.1 La Capacité	124
III.3.2 L'Organisation	124
III.3.3 Les temps	124
III.3.4 La consommation	124
III.4 Structure D'une Mémoire Vive	125
III.5 Assemblage De Blocs Mémoires	126
III.5.1 Augmentation de la longueur des mots	126
III.5.2 augmentation du nombre de mots	127
III.6 La hiérarchie des mémoires	127
III.6.1 MEMOIRE Accès séquentiel	128
III.6.2 Les mémoires à accès direct (aléatoire)	128
III.7.Terminologie de Mémoire	129
Chapitre 6: LES BUS	131
I Définition	131
II Les catégories de bus	131
II.1 Le bus d'adressage	131
II.2 Le bus de commande	131
II.3 Le bus de données	132
III Caractéristiques des BUS	132
III.1 Largeur	132
III.2 La Fréquence (Vitesse d'horloge)	132
III.3 Bande Passante	132
III.4 Autres caractéristiques	132
IV Exemple de bus actuels	133
IV.1 BUS PCI	133
IV.2 BUS AGP (Uniquement pour les cartes graphiques)	133
IV.3 BUS USB	133
IV.4 BUS FIREWIRE – IEEE 1394	134
V APPLICATION: Le transfert des données	134
V.1 Les registres trois états	135
V.2 Déroulement du transfert	137
V.3 Représentation simplifiée	138
V.4 Lignes de données bidirectionnelles	139
Chapitre 7: L'UNITE CENTRALE DE TRAITEMENT	140
I Structure et fonctionnement global d'un ordinateur	140
I.1 Fonctionnement de l'unité centrale de traitement	143
I.1.1 L'unité de commande	143
I.1.2 Les principaux registres	144
I.1.3 L'UAL	145
I.2 L'étude des instructions	146
I.2.1 Formats d'instructions	148
I.3 Les Modes D'adressage	148
I.3.1 Mode absolue (direct)	149
I.3.2 Mode immédiat	149
I.3.3 Mode indirect	149
I.3.4 Mode indexé	149

I.3.5 Mode relatif	
I.4 Exécution d'une instruction	
I.5 Jeu d'instructions	
I.6 Signaux de contrôle pour l'exécution d'une instruction	
II Le séquenceur	
II.1 Le séquenceur câblé	
II.2 Le séquenceur microprogrammé	
II.2.1 Format des micro-instructions	
EXERCICES	
Algèbre de Boole	
Diagramme de KARNAUGH	
Circuit Combinatoire	
Recueil d'exercices sur les registres	
Recueil d'exercices sur les compteurs	
Les Mémoires	
Séquenceur	
SOLUTIONS (de quelques exercices)	
Algèbre de Boole	
Diagramme de KARNAUGH	
Circuits combinatoires	
Circuits séquentiels	
Mémoires et bus	
Séquenceur	
 BIBLIOGRAPHIE	